

#13

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Kousuke INOUE

New U.S. Patent Application

Filed: December 6, 1999

Docket No.: 104895

For: SPLIT SCANNING OPTICAL APPARATUS



CLAIM FOR PRIORITY

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 10-359677, filed December 17, 1998

In support of this claim, a certified copy of said original foreign application:

 X is filed herewith.

 was filed on in Parent Application No. filed .

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,

James A. Oliff
Registration No. 27,075

Thomas J. Pardini
Registration No. 30,411

JAO:TJP/epb
OLIFF & BERRIDGE, PLC
P.O. Box 19928
Alexandria, Virginia 22320
Telephone: (703) 836-6400

<p style="text-align: center;">DEPOSIT ACCOUNT USE AUTHORIZATION</p> <p>Please grant any extension necessary for entry; Charge any fee due to our Deposit Account No. 15-0461</p>
--

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

JC675 U.S. PTO
09/455457
12/06/99

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1 9 9 8 年 1 2 月 1 7 日

出 願 番 号

Application Number:

平成 1 0 年 特 許 願 第 3 5 9 6 7 7 号

出 願 人

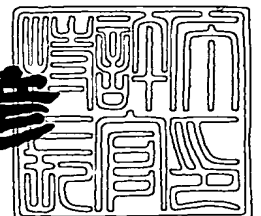
Applicant (s):

富士ゼロックス株式会社

1 9 9 9 年 1 0 月 2 9 日

特 許 庁 長 官
Commissioner,
Patent Office

近 藤 隆 彦



出 証 番 号 出 証 特 平 1 1 - 3 0 7 4 8 1 5

【書類名】 特許願

【整理番号】 I9800088

【提出日】 平成10年12月17日

【あて先】 特許庁長官殿

【国際特許分類】 G02B 26/10

【発明の名称】 分割走査光学装置

【請求項の数】 5

【発明者】

 【住所又は居所】 埼玉県岩槻市府内3丁目7番1号 富士ゼロックス株式会社岩槻事業所内

 【氏名】 井上 浩介

【特許出願人】

 【識別番号】 000005496

 【氏名又は名称】 富士ゼロックス株式会社

【代理人】

 【識別番号】 100079049

 【弁理士】

 【氏名又は名称】 中島 淳

 【電話番号】 03-3357-5171

【選任した代理人】

 【識別番号】 100084995

 【弁理士】

 【氏名又は名称】 加藤 和詳

 【電話番号】 03-3357-5171

【選任した代理人】

 【識別番号】 100085279

 【弁理士】

 【氏名又は名称】 西元 勝一

 【電話番号】 03-3357-5171

【選任した代理人】

【識別番号】 100099025

【弁理士】

【氏名又は名称】 福田 浩志

【電話番号】 03-3357-5171

【手数料の表示】

【予納台帳番号】 006839

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9503326

【包括委任状番号】 9503325

【包括委任状番号】 9503322

【包括委任状番号】 9503324

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 分割走査光学装置

【特許請求の範囲】

【請求項1】 主走査領域で分割された分割領域内で走査する複数の分割走査部を備え、この複数の分割走査部により同時に走査することにより、1主走査分の露光を行う分割走査光学装置であって、

前記分割走査部の走査領域に、互いに被走査面上の同一部分を露光可能なオーバーラップ領域が設けられ、被走査面上に露光される画像情報を、各分割走査部によりそれぞれ露光される分割画像情報に分割する画像情報分割手段と、

前記分割画像情報をそれぞれ記憶する複数の記憶手段と、

前記記憶手段に記憶アドレスをそれぞれ指定する複数のアドレス指定手段と、

前記アドレス指定手段により指定された複数の記憶手段のそれぞれオーバーラップする範囲内に前記画像情報の分割位置がくるように、記憶手段の記憶動作を制御する記憶動作制御手段と、
を有する分割走査光学装置。

【請求項2】 1主走査毎或いは複数回の主走査毎に、前記記憶動作制御手段による分割タイミングを変更するタイミング変更手段を、さらに有する請求項1記載の分割走査光学装置。

【請求項3】 前記記憶動作制御手段が、

画像情報を記憶する記憶手段以外の記憶手段において、前記アドレス指定手段で指定された前記オーバーラップ領域の範囲内のアドレスに対して、光源非発光信号であるダミー信号を出力する前記画像情報無効手段であることを特徴とする請求項1又は請求項2記載の分割走査光学装置。

【請求項4】 前記情報分割以前に、前記ダミー信号に相当する画像情報を検出した場合に、前記ダミー信号に相当する画像情報を境として前記画像情報無効手段による画像分割記憶動作を実行する、ことを特徴とする請求項3記載の分割走査光学装置。

【請求項5】 前記記憶動作制御手段が、

前記オーバーラップ領域の同一の画像情報を含む2つの分割画像情報を分割画像情報A及び分割画像情報Bとし、前記分割画像情報Aの記憶手段への記憶動作を制御するアドレス指定手段、並びに前記分割画像情報Bの記憶手段への記憶動作を制御するアドレス指定手段の、2つのアドレス指定手段が共に動作中のときに、分割画像情報Aの記憶手段への記憶動作を中止し、分割画像情報Bの記憶手段への記憶動作に切り替える記憶動作切替手段であることを特徴とする請求項1又は請求項2記載の分割走査光学装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、レーザビームを画像情報に応じて感光体上に走査露光することにより、画像を記録するレーザプリンタやデジタル複写機等の画像記録装置に使用される走査光学装置に係り、より詳しくは、複数の光ビームで被走査面を分割して走査する分割走査光学装置に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】

近年、ネットワーク技術の進歩、コンピュータの高性能化により、その出力装置であるレーザプリンタ、デジタル複写機等の画像記録装置においても高速かつ高解像度の画像出力が求められている。高速かつ高解像度の要求を実現するためにポリゴンミラーの回転数を増加させる以外の技術として、特開昭54-128352号公報（以下、先行技術1という）や特開平6-255169号公報（以下、先行技術2という）に記載されているように複数の光源を使用し、1主走査線を複数の分割走査線によって形成することでポリゴンミラーの回転数を増加せずに、実質の走査速度を増加させる分割走査光学装置が提案されている。

【0003】

上記、分割走査光学装置は、分割走査線間の位置を所望の位置に正確に調整することは困難であり、良好な出力画像を得るためには、分割走査線間の位置に応じた画像情報の出力開始タイミング補正を行う必要がある。

【0004】

出力タイミング補正は、主走査方向に関しては、水平同期信号から画像情報出力開始までの遅延量を増減することで行い、副走査方向に関しては、分割走査線間の副走査方向の位置ずれ量に応じて水平同期信号単位で画像情報出力開始タイミングを変化させる必要がある。

【0005】

図10には、分割走査線間の副走査方向のずれ量と画像情報出力開始タイミングに関するタイムチャートが示されている。

【0006】

この図10では、分割走査線A及び分割走査線Bの副走査方向の位置ずれ量は、3ライン分ある。このため、分割画像情報の書き出しタイミングは、分割画像情報Bに対して、分割画像情報Aを3ライン分遅延させ、感光体上での画像情報の副走査方向位置を合わせる必要がある。

【0007】

前記先行技術1及び先行技術2においては、主走査方向の位置補正について言及されているが、副走査方向の位置ずれについて考慮されていない。

【0008】

さらに、分割走査光学装置では、補正できない微小の分割走査線の位置ずれが残った場合、それぞれの分割走査線により形成される画像のつなぎ目に相当する画像が乱れてしまう。この乱れによる画像品質の低下を抑えるため、主走査方向で画像のつなぎ目位置が一致しないように、1主走査毎に分割画像タイミングの変更を行うことや、光源非発光信号に相当する画像情報の位置で分割画像をつなぐ等の処理が必要となる。

【0009】

そのような処理を副走査方向に分割走査線位置のずれが存在する分割走査光学装置で行う場合、図10で示したように、それぞれの分割走査線により、1主走査で感光体上に書き込まれる画像情報は副走査方向に書き込む位置が異なるため、それぞれの画像情報の分割位置は異なってしまう。

【0010】

このため、分割画像情報を読み出す際に分割位置情報を副走査方向の分割走査

線の位置ずれに対して遅延する必要が生じ、回路構成が複雑となるという問題点がある。

【0011】

本発明は上記事実を考慮し、副走査方向の分割走査線の位置ずれ補正と画像情報分割位置の変更を容易な回路構成で実現することができる分割走査露光装置を得ることが目的である。

【0012】

【課題を解決するための手段】

請求項1に記載の発明は、主走査領域で分割された分割領域内で走査する複数の分割走査部を備え、この複数の分割走査部により同時に走査することにより、1主走査分の露光を行う分割走査光学装置であって、前記分割走査部の走査領域に、互いに被走査面上の同一部分を露光可能なオーバーラップ領域が設けられ、被走査面上に露光される画像情報を、各分割走査部によりそれぞれ露光される分割画像情報に分割する画像情報分割手段と、前記分割画像情報をそれぞれ記憶する複数の記憶手段と、前記記憶手段に記憶アドレスをそれぞれ指定する複数のアドレス指定手段と、前記アドレス指定手段により指定された複数の記憶手段のそれぞれオーバーラップする範囲内に前記画像情報の分割位置がくるように、記憶手段の記憶動作を制御する記憶動作制御手段と、を有している。

【0013】

請求項1に記載の発明によれば、アドレス指定手段において、記憶手段に記憶する記憶アドレスを互いに隣合う分割画像情報をオーバーラップさせて記憶可能としておき、このオーバーラップ領域のアドレスの範囲内で記憶動作制御手段を実行して、画像情報を分割するため、分割位置を自由に選択することができる。

【0014】

請求項2に記載の発明は、前記請求項1に記載の発明において、1主走査毎或いは複数回の主走査毎に、前記記憶動作制御手段による分割タイミングを変更するタイミング変更手段を、さらに有している。。

【0015】

請求項2に記載の発明によれば、仕上がり画像を考えた場合、主走査の分割位

置を結ぶ線を上から下までストレートにするよりは、斜めにしたり、ランダムに変化させた方が、見栄えがよくなる。このため、1主走査或いは複数回の主走査毎に記憶動作切り替え手段の切り替えタイミングを変更することにより、仕上がり画像の画質向上を図ることができる。

【0016】

請求項3に記載の発明は、前記請求項1又は請求項2に記載の発明において、前記記憶動作制御手段が、画像情報を記憶する記憶手段以外の記憶手段において、前記アドレス指定手段で指定された前記オーバーラップ領域の範囲内のアドレスに対して、光源非発光信号であるダミー信号を出力する前記画像情報無効手段であることを特徴としている。

【0017】

請求項3に記載の発明によれば、画像情報を記憶する記憶手段以外の記憶手段では、オーバーラップ領域の範囲内のアドレスにおいて、ダミー信号が記憶される。このため、このダミー信号の挿入に基づいて列方向、すなわち主走査方向の分割位置を自由に変更することができるばかりでなく、ダミー信号の数に基づいて1ライン毎に分割位置を変更ことが容易となる。

【0018】

また、制御的には、常に同一の分割位置で分割したとみなされるため、行方向、すなわち副走査方向のずれをフィードバック制御する必要がなく、ずれ量のみを補正すればよい。

【0019】

請求項4に記載の発明は、前記請求項3に記載の発明において、前記情報分割以前に、前記ダミー信号に相当する画像情報を検出した場合に、前記ダミー信号に相当する画像情報を境として前記画像情報無効手段による画像分割記憶動作を実行する、ことを特徴としている。

【0020】

請求項4に記載の発明によれば、分割位置を選択する場合に、光源が発光しない情報、すなわち、例えば、レーザビームによって画像を形成する場合にこのレーザビームの出力がオフとなる画像情報が存在していれば、この位置を分割位置

とすることにより、分割走査することによる画質の低下を最も少なくすることができる。

【0021】

請求項5に記載の発明は、前記請求項1又は請求項2に記載の発明において、前記記憶動作制御手段が、前記オーバーラップ領域の同一の画像情報を含む2つの分割画像情報を分割画像情報A及び分割画像情報Bとし、前記分割画像情報Aの記憶手段への記憶動作を制御するアドレス指定手段、並びに前記分割画像情報Bの記憶手段への記憶動作を制御するアドレス指定手段の、2つのアドレス指定手段が共に動作中のときに、分割画像情報Aの記憶手段への記憶動作を中止し、分割画像情報Bの記憶手段への記憶動作に切り替える記憶動作切替手段であることを特徴としている。

【0022】

請求項5に記載の発明によれば、前記オーバーラップ領域の同一の画像情報は、分割画像情報A及び分割画像情報Bの両方に記憶可能となっている。なお、分割位置が複数の場合は、隣合う2つを個々に考えればよい。

【0023】

少なくとも、オーバーラップ領域の画像情報に対して、分割画像情報A及び分割画像情報Bのそれぞれの記憶手段への記憶動作を制御するそれぞれのアドレス指定手段の動作が開始され、2つの記憶手段には、オーバーラップ領域の画像情報が記憶可能な領域が得られることになる。

【0024】

従って、2つのアドレス指定手段が共に動作中のときであれば、何時でも分割画像情報Aの記憶手段への記憶動作を中止し、分割画像情報Bの記憶手段への記憶動作に切り替えることが可能となる。

なお、前記記憶動作切替手段における、分割画像情報Aの記憶手段への記憶動作を中止機能と、分割画像情報Bの記憶手段への記憶動作に切り替える機能との間に、時間的順位は限定されない。

【0025】

【発明の実施の形態】

〔第 1 の実施の形態〕

図 1 には、本発明の第 1 の実施の形態に係る分割走査光学装置 100 が示されている。

【0026】

分割走査光学装置 100 は、レーザプリンタの光学装置として適用されている。分割走査光学装置 100 内には、受光素子 102 が配設されている。

【0027】

この受光素子 102 からは、水平同期信号が出力されるようになっており、この水平同期信号に基づいて、レーザプリンタのコントロールユニット 104 からは、分割手段 106 へ画像情報信号が出力される。この画像情報信号に基づいて、光源 108、110 を変調し、変調された光ビームを感光体 112 へ案内し、この感光体 112 に露光を行う構成となっている。

【0028】

光源 108、110 は LD（レーザダイオード）であり、この光源 108、110 から射出した光は、光学群 114、116 により整形され、ミラー 118、120 によって、ポリゴンミラー 122 の反射鏡面に入力されるようになっている。

【0029】

ポリゴンミラー 122 は、等角速度で高速に回転しており、このポリゴンミラー 122 の反射鏡面で反射した光は、 $f-\theta$ レンズとしての機能を備えた光学群 124 において、 $f-\theta$ 補正される。光学群 124 を通過した光は、さらに、ミラー 126 により反射され、かつミラー 128、130 によって前記感光体 112 上に案内される。

【0030】

前記感光体 112 上の分割走査線 132、134 は、副走査方向に位置ずれが生じている。これは光学装置の調整後に残る分割走査線の位置ずれで、完全にずれをなくすことは困難であり、メカニカルな調整では、数 10 ～ 数 100 μm 程度の位置ずれが残る。

【0031】

この分割走査光学装置 100 に対して、レーザプリンタのコントロールユニット 104 から、水平同期信号に応じて、逐次出力される画像情報信号が、分割回路 106 において、分割走査に応じて分割画像情報に変換され、分割走査光学装置 100 に出力される。

【0032】

図 2 には、分割回路 106 の一部を構成し、光源 108、110 を点灯させるための駆動回路 136 が示されている。

(データ書込系)

入力信号であるクロック信号及び水平同期信号は、画像情報分割部 138、イネーブル発生部 140 に入力されている。画像情報分割部 138 には、画像情報と画像情報分割位置情報が入力されており、この画像情報分割部 138 が、本発明の請求項 3 に係る画像情報無効手段としての機能を有している。

【0033】

この画像情報分割部 138 により、画像情報は、分割画像情報 A と分割画像情報 B とに分割され、それぞれ、記憶部 A 143 及び記憶部 B 145 に記憶されるようになっている。

【0034】

前記イネーブル発生部 140 には、アドレス指定部 144、146 が接続されている。また、イネーブル発生部 140 からは、前記アドレス指定部 144 及び記憶部 A 143 へイネーブル信号 A が出力されている。アドレス指定部 144 からは、記憶部 A 143 へ書込アドレス A が指定されるようになっている。

【0035】

また、イネーブル発生部 140 からは、アドレス指定部 146 及び記憶部 B 145 へイネーブル信号 B が出力されている。アドレス指定部 146 からは、記憶部 B 145 へ書込アドレス B が指定されるようになっている。

【0036】

このイネーブル信号 A とイネーブル信号 B との間には、記憶時期が重なる部分を設けられており、この重なる部分では、基本的には、記憶部 A 143 及び記憶部 B 145 の双方に画像情報の記録が可能である。

【0037】

図4には、画像情報分割部138の詳細な構成が示されている。

【0038】

水平同期信号とクロック信号は、カウンタ回路160に入力されており、コンパレータ162に1主走査の範囲に応じたカウント値を送出する。コンパレータ162には、予め設定した画像情報分割位置情報に基づくカウント値が入力され、所定のカウント値を境にコンパレータ出力が反転する構成となっている。

【0039】

ここで、コンパレータ162の出力は、一方は直に、他方は反転回路164で反転されて、アンド回路166の一方の入力端にそれぞれ入力される。

【0040】

このアンド回路166は、それぞれ記憶部A143、記憶部B145の入力端に接続されている。また、アンド回路166には、画像情報がそれぞれ他方の入力端に入力される。

【0041】

この結果、アンド回路166の出力は、実際に画像情報が出力されていない側（すなわち、アンド回路166のローレベル（0）出力側）において、光源108（又は110）の非発光信号として、ダミー信号が出力されることになる。

【0042】

（データ読出系）

図2に示される如く、読み出しクロック信号及び水平同期信号は、イネーブル発生部148に入力されている。このイネーブル発生部148は、記憶部A143に記憶された分割画像情報Aの読出アドレスを指定するためのアドレス指定部150と、記憶部B145に記憶された分割画像情報Bの読出アドレスを指定するためのアドレス指定部152とにそれぞれ接続されている。また、イネーブル発生部148からは、アドレス指定部150及び記憶部A143にイネーブル信号Cが、アドレス指定部152及び記憶部B145にイネーブル信号Dが出力される。

【0043】

このイネーブル信号C及びイネーブル信号Dは、光学系のメカニカルな調整後の主走査方向のずれを調整するための時間に基づいて出力され、1主走査線における主走査方向の位置を合わせるために、個々の主走査線毎に調整されて出力されるようになっている。

【0044】

アドレス指定部150、152では、分割位置の変更及び変更度合いにかかわらず、図示しない簡単な副走査方向位置制御系により、行アドレスの増減を行って、予め副走査方向のずれがを補正されており、ここでは列アドレスのみを考慮すればよい。なお、記憶部A143及び記憶部B145では、副走査方向のずれ分（従来技術において、メカニカル的に調整を行った後のずれであり、数ライン分となる）の記憶容量があれば足りることになる。

【0045】

なお、図5に、3ライン分の記憶容量を持つ記憶部A143及び記憶部B145の一例を示す。この図4において、FIFO（A1、A2、A3）が各ライン毎に記憶する記憶部A143であり、FIFO（B1、B2、B3）が各ライン毎に記憶する記憶部B145である。

（出力系）

記憶部A143は、光源108を点灯するためのLDD（レーザダイオードドライバ）154に接続されており、前記アドレス指定部150からの信号並びにイネーブル信号Cの入力に基づいて、このLDD154に信号が出力され、光源108を所定のタイミングで点灯させる。

【0046】

一方、記憶部B145は、光源110を点灯するためのLDD（レーザダイオードドライバ）156に接続されており、前記アドレス指定部152からの信号並びにイネーブル信号Cの入力に基づいて、このLDD156に信号が出力され、光源110を所定のタイミングで点灯させる。

【0047】

以下に、本発明の第1の実施の形態の作用を図3のタイムチャートに従い説明する。

【0048】

画像情報は、画像情報分割位置情報による分割位置に基づいて、記憶部 A 1 4 3 と記憶部 B 1 4 5 とに分割されて記憶される。このとき、この第 1 の実施の形態では、アドレス指定部 1 4 4 及びアドレス指定部 1 4 6 で指定した記憶部 A 1 4 3 及び記憶部 B 1 4 5 のアドレスに情報が記憶されるようになっているため、アンド回路 1 6 6、1 6 6 の出力がないときも、この出力無しの情報、すなわち光源 1 0 8、1 1 0 がオフとなるダミー信号が記憶されることになる。

【0049】

これにより、実際には、2つの光源 1 0 8、1 1 0 から射出される光ビームが完全に分離されず、オーバーラップされて走査されることになるが、このオーバーラップ領域では、何れか一方が必ずダミー信号であるため、画像に影響はない。

【0050】

記憶部 A 1 4 3 では、イネーブル信号 A の入力に基づいて分割画像情報 A の記憶を開始する。ここで、分割画像情報 A の記憶部 A 1 4 3 への記憶が終了し、イネーブル信号 A が非出力となるまでの間において、ダミー信号が記憶される。

【0051】

一方、記憶部 B 1 4 5 では、イネーブル信号 B の入力と画像情報分割信号とに基づいて、分割画像情報 B の記憶を開始する。すなわち、イネーブル信号 B の出力から画像情報分割信号が切り替わるまでの間は、ダミー信号が記憶され、結果として、記憶部 B 1 4 5 には、記憶部 A 1 4 3 への記憶開始から記憶部 B 1 4 5 への分割画像情報 B の記憶開始までの間、ダミー信号が記憶される。

【0052】

このように、オーバーラップ領域において、実際に画像情報を記憶する記憶部（A 1 4 3 又は B 1 4 5）ではない記憶部（B 1 4 5 又は A 1 4 3）では、ダミー信号が記憶されるため、前回の画像情報が残ったり、新たな不要画像情報が記憶されたりすることがなく、確実に分割位置で画像情報が過不足なく連続する。

【0053】

画像情報が分割されて記憶部 A 1 4 3 及び記憶部 B 1 4 5 に記憶されると、読出系のイネーブル発生部 1 4 8 が水平同期信号及びクロック信号に基づいて、ア

ドレス指定部 250 と記憶部 A143 にイネーブル信号 C を出力する。

【0054】

また、これをほぼ同時にイネーブル発生部 148 は、アドレス指定部 152 と記憶部 B にイネーブル信号 D を出力する。

【0055】

ここで、アドレス指定部 150、152 では、副走査方向のずれに基づいて行アドレスが増減されているため、同時に出力されても副走査方向のずれは解消される。

【0056】

このように、本第 1 の実施の形態ではオーバーラップ領域において、ダミー信号を挿入することで、列方向のアドレスを調整し、分割位置を 1 ライン毎変更しても、ダミー信号の挿入量によって制御的には、常に一定の分割位置で分割させることができ、制御系を簡略化することができる。また、副走査方向のずれ調整も単純となり、フィードバック系等の回路が不要となる。

【0057】

次に、画像分割部 138 の変形例を示す。なお、図 2 と同一構成部分については、同一の符号を付してその構成の説明を省略する。

【0058】

図 6 には、画像情報の分割タイミングを走査毎に任意のタイミングで変更可能な画像情報分割部 138 が示されている。

【0059】

すなわち、水平同期信号を計数するカウンタ 168 の出力に応じて、予め記憶してある画像情報分割位置情報を画像情報分割位置情報記憶部 170 がコンパレータ 162 へ出力する。

【0060】

コンパレータ 162 では、水平同期信号入力後のクロック信号を計数するカウンタ 160 の出力と画像情報分割位置情報記憶部 170 の出力の比較結果を出力する。

【0061】

コンパレータ 162 の出力と画像情報と論理演算（アンド回路 166、166）し、分割画像情報 A 及び分割画像情報 B が生成される。

【0062】

なお、予め画像情報分割位置情報を画像情報分割位置記憶部 170 に持つ構成としたが、画像情報に応じて画像情報分割位置を演算する構成であってもよい。

次に、画像情報の中から光源非発光信号を検索し、この光源非発光信号の位置を境に分割するための構成を図 7 に示す。

【0063】

図 7 に示される如く、水平同期信号からのクロック信号数を計数するカウンタ 160 の計数値と、カウンタ 160 の計数値と分割領域指定用定数値とを比較し、画像情報分割可能なオーバーラップ領域の始まりであることを出力するコンパレータ 172 の出力と画像情報中の光源非発光信号を検出するコンパレータ 174 の出力の論理積（アンド回路 176）を水平同期信号毎にリセットされるワンショットトリガ 178 に入力する。

【0064】

ワンショットトリガ 178 は、オーバーラップ領域中の画像情報で最初に入力される光源非発光信号に相当する画像情報で出力値が切り替わる。

【0065】

ワンショットトリガ 178 の出力と画像情報分割位置を出力するコンパレータ 162 の出力の論理積（アンド回路 180）をとることで、2 つの出力のうち速く出力されたもので、画像情報分割位置が決定される。なお、画像情報は、D-フリップフロップ回路 182 を介してアンド回路 166、166 へ入力され、アンド回路 180 からの信号との同期がとられている。

〔第 2 の実施の形態〕

以下に、本発明の第 2 の実施の形態について説明する。この第 2 の実施の形態では、第 1 の実施の形態の簡易型となり得る構成を示しており、分割位置の変更が少なくともよい画像に対して有効である。

【0066】

図 8 には、分割回路 106 の一部を構成し、光源 108、110 を点灯させるための駆動回路 136 が示されている。

(データ書込系)

入力信号であるクロック信号及び水平同期信号は、画像情報分割部 138A、イネーブル発生部 140 及び請求項 4 に記載の記憶動作切替手段としての記憶動作イネーブル発生部 142 のそれぞれに入力されている。画像情報分割部 138A には、画像情報も入力されており、この画像情報分割部 138A により、画像情報は、分割画像情報 A と分割画像情報 B とに分割され、それぞれ、記憶部 A 及び記憶部 B に記憶されるようになっている。

【0067】

前記イネーブル発生部 140 からは、記憶部 A 143 への書込アドレスを指定するためのアドレス指定部 144 へイネーブル信号 E が出力され、記憶部 B 145 への書込アドレスを指定するためのアドレス指定部 146 へイネーブル信号 F が出力されており、前記記憶部 A 143 及び記憶部 B 145 への画像情報の書込アドレスを指定する。このイネーブル信号 E とイネーブル信号 F との間には、重なる部分を設けられており、この重なる部分では、基本的には、記憶部 A 143 及び記憶部 B 145 の双方に画像情報の記録が可能である。

【0068】

また、記憶動作イネーブル発生部 142 からは、記憶部 A 143 にイネーブル信号 A が出力され、記憶部 B 145 にはイネーブル信号 B が出力されるようになっている。

【0069】

この記憶動作イネーブル発生部 142 からのイネーブル信号 A とイネーブル信号 B の切り替え時期が、実質的な画像情報の分割位置となる。

【0070】

従って、例えば、記憶部 A 143 において、イネーブル信号 A が入力されていないアドレスには、画像情報は記録されず、光源 108 のオフ信号の状態と同等となる。なお、分割位置を 1 主走査毎（或いは、複数主走査毎）に変更する場合、新たに画像情報を記録しないアドレスに前回の画像情報が残っている場合が考

えられるため、記憶部 A 143 では、イネーブル信号 A が入力されていないアドレスを積極的に光源 108 のオフ信号に書き換え、記憶部 B 145 では、イネーブル信号 B が入力されていないアドレスを積極的に光源 110 のオフ信号に書き換えることが必須となる。

(データ読出系)

読み出しクロック信号及び水平同期信号は、イネーブル発生部 148 に入力されている。このイネーブル発生部 148 は、記憶部 A 143 に記憶された分割画像情報 A の読出アドレスを指定するためのアドレス指定部 150 と、記憶部 B 145 に記憶された分割画像情報 B の読出アドレスを指定するためのアドレス指定部 152 とにそれぞれ接続されている。また、イネーブル発生部 148 からは、アドレス指定部 150 及び記憶部 A 143 にイネーブル信号 C が、アドレス指定部 152 及び記憶部 B 145 にイネーブル信号 B が出力される。

【0071】

このイネーブル信号 C 及びイネーブル信号 D は、光学系のメカニカルな調整後の主走査方向のずれを調整するための時間に基づいて出力され、1 主走査線における主走査方向の位置を合わせる。なお、個々の主走査線毎に調整されて出力されるようになっている。

【0072】

アドレス指定部 150、152 では、列アドレスの増減を行って、副走査方向のずれを補正しするようになっており、この場合、副走査方向のずれに関する情報が図示しない回路から入力される。従って、記憶部 A 及び記憶部 B では、副走査方向のずれ分（従来技術において、メカニカル的に調整を行った後のずれであり、数ライン分となる）の記憶容量があれば足りることになる。

(出力系)

記憶部 A は、光源 108 を点灯するための LDD（レーザダイオードドライバ）154 に接続されており、前記アドレス指定部 150 からの信号並びにイネーブル信号 C の入力に基づいて、この LDD 156 に信号が出力され、光源 108 を所定のタイミングで点灯させる。

【0073】

一方、記憶部 B 145 は、光源 110 を点灯するための LDD（レーザダイオードドライバ）156 に接続されており、前記アドレス指定部 152 からの信号並びにイネーブル信号 C の入力に基づいて、この LDD 156 に信号が出力され、光源 110 を所定のタイミングで点灯させる。

【0074】

以下に、本発明の第 2 の実施の形態の作用を図 9 のタイムチャートに従い説明する。

【0075】

画像情報は、画像情報分割部 138A に入力され、分割画像情報 A と分割画像情報 B とに分割される。このとき、画像情報に付加されている水平同期信号とクロック信号とに基づいて、一主走査の所定の位置で分割される。この分割位置は、一定でもよいが、一般的に分割位置を目立たなくするために、1 主走査毎或いは複数主走査毎に変更することが好ましい。

【0076】

分割画像情報 A は記憶部 A 143 に、分割画像情報 B は記憶部 B 145 にそれぞれ記憶されることになるが、この記憶時期を、イネーブル発生部 140 と、記憶動作イネーブル発生部 142 とで制御する。

【0077】

すなわち、まず、イネーブル発生部 140 から出力されるイネーブル信号 E とイネーブル信号 F により、記憶部 A 及び記憶部 B への書込アドレスが決定される。この書込アドレスは、互いに重なる領域があり、分割位置を特定するものではなく、この重なる領域であれば、分割位置をいずれに決めてもよい。

【0078】

記憶動作イネーブル発生部 142 には、画像情報分割信号が入力されることにより、記憶部 A 143 と記憶部 B 145 とに交互にイネーブル信号 A 又はイネーブル信号 B を出力する。ここでは、イネーブル信号 A が先に出力され、このイネーブル信号 A の出力終了とほぼ同時にイネーブル信号 B が出力されることとする。

【0079】

記憶部 A 143 では、イネーブル信号 A の入力に基づいて分割画像情報 A の記憶を開始する。この場合、アドレス指定部 144 から書込アドレスが指定されてからイネーブル信号 A が入力するまでのインタバルは何ら記憶されておらず、光源 108 のオフ信号に相当する。しかし、前回の分割位置に対して今回の分割位置が変更されている場合は、前回の画像情報が残っている場合がある。このため、上記インタバルに相当するアドレスに光源 108 のオフ信号に書き換える必要がある。

【0080】

分割画像情報 A の記憶部 A 143 への記憶が終了すると、これとほぼ同時に記憶部 B では、イネーブル信号 B の入力に基づいて分割画像情報 B の記憶を開始する。この場合、アドレス指定部 146 から書込アドレスが指定されてからイネーブル信号 B が入力するまでのインタバルは何ら記憶されておらず、光源 110 のオフ信号に相当する。しかし、前回の分割位置に対して今回の分割位置が変更されている場合は、前回の画像情報が残っている場合がある。このため、上記インタバルに相当するアドレスに光源 110 のオフ信号に書き換える必要がある。

【0081】

なお、上記オフ信号への書換えは、分割位置を先頭行から最終行まで左下がりの傾斜させる（分割位置を徐々に早めていく）ようにすれば不要であるため、本発明の第 2 の実施の形態の必須ではない。

【0082】

画像情報が分割されて記憶部 A 143 及び記憶部 B 145 に記憶されると、読出系のイネーブル発生部 148 が水平同期信号及びクロック信号に基づいて、アドレス指定部 250 と記憶部 A 143 にイネーブル信号 C を出力する。

【0083】

また、これをほぼ同時にイネーブル発生部 148 は、アドレス指定部 152 と記憶部 B にイネーブル信号 D を出力する。

【0084】

ここで、アドレス指定部 150、152 では、副走査方向のずれに基づいて行アドレスが増減されているため、同時に出力されても副走査方向のずれは解消さ

れる。

【0085】

一方、主走査方向の位置は、書込時に光源オフ信号に相当する領域によってタイミングが決められているため、イネーブル信号A及びイネーブル信号Bが出力される時期に同期させればよい。

【0086】

このように、本発明の第2の実施の形態によれば、記憶部A143と記憶部B145とに分割画像情報A及び分割画像情報Bを記憶するアドレスをアドレス指定部144及びアドレス指定部146によって決定する場合に、双方のアドレス間で重なる領域を設定しておき、記憶動作イネーブル発生部142からのイネーブル信号A及びイネーブル信号Bによって、書込時期、すなわち分割位置を設定するようにした。このため、アドレス指定部144で指定され、かつイネーブル信号Aが出力されていない領域は基本的に光源108のオフ信号に相当する。また、アドレス指定部146で指定され、かつイネーブル信号Bが出力されていない領域は基本的に光源110のオフ信号に相当する。従って、このオフ信号を出力しても、相手側に何ら影響を及ぼすことはないため、分割位置を変更しても、書込アドレスをその都度変更する必要がなくなり、回路構成が簡単となる。

【0087】

【発明の効果】

以上説明した如く本発明に係る分割画像走査光学装置は、副走査方向の分割走査線の位置ずれ補正と画像情報分割位置の変更を容易な回路構成で実現することができるという優れた効果を有する。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態に係る分割走査光学装置の概略図である。

【図2】 本発明の第1の実施の形態に係る分割走査光学装置に用いられる光源駆動回路のブロック図である。

【図3】 本発明の第1の実施の形態に係る分割走査光学装置の光源駆動回路のタイムチャートである。

【図 4】 ダミー信号を出力画像情報分割部の詳細構成図である。

【図 5】 記憶部にラインメモリを適用した場合のブロック図である。

【図 6】 走査毎に画像情報分割位置の変更が可能な画像情報分割部の詳細構成図である。

【図 7】 光源非発光信号で画像情報分割可能な画像情報分割部の詳細構成図である。

【図 8】 本発明の第 2 の実施の形態に係る分割走査光学装置に用いられる光源駆動回路のブロック図である。

【図 9】 本発明の第 2 の実施の形態に係る分割走査光学装置の光源駆動回路のタイムチャートである。

【図 10】 分割走査線の位置ずれと画像書き出しタイミングの関係を示すタイムチャートである。

【符号の説明】

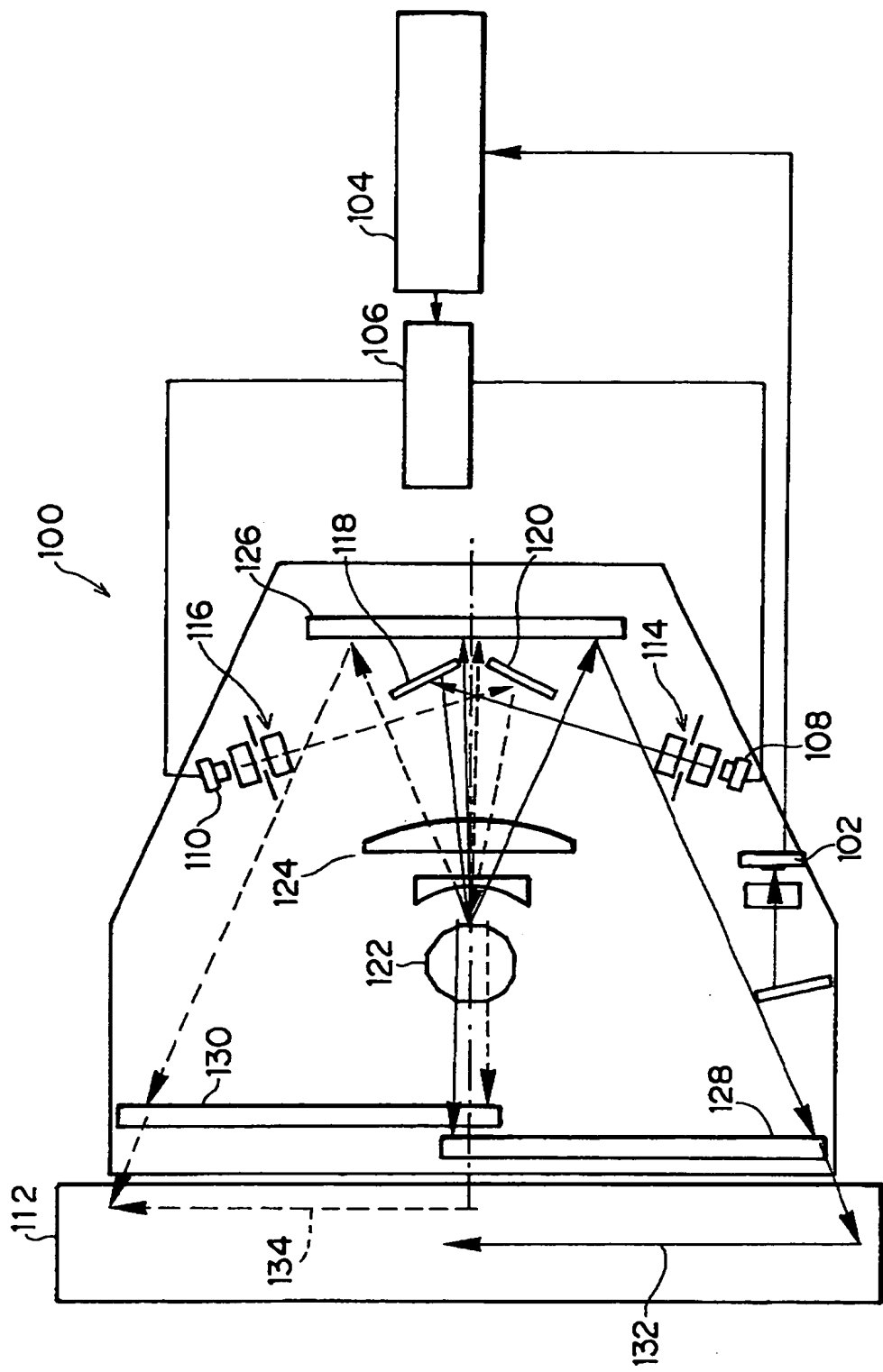
(第 1 の実施の形態)

- 100 分割走査光学装置
- 108、110 光源
- 132、134 分割走査線
- 138 画像情報分割部 (画像情報無効手段)
- 140 イネーブル発生部 (画像情報無効手段)
- 142 記憶動作イネーブル発生部
- 144、146 アドレス発生部
- 143 記憶部 A
- 145 記憶部 B
- 160 カウンタ
- 162 コンパレータ
- 164 反転回路
- 166 アンド回路
- 170 画像情報分割位置情報記憶部

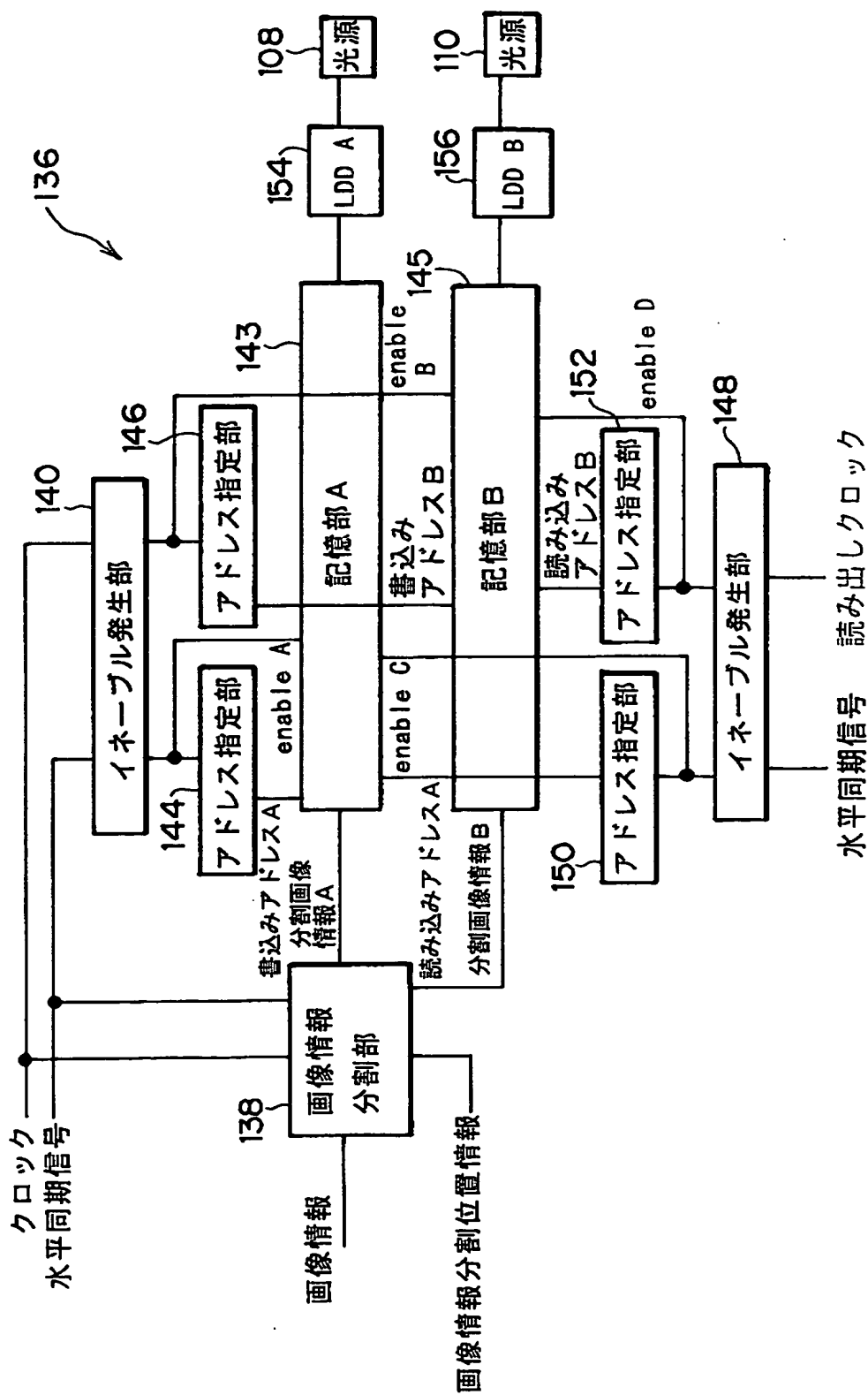
(第 2 の実施の形態)

- 138A 画像情報分割部（記憶動作切替手段）
- 140 イネーブル発生部（記憶動作切替手段）
- 142 記憶動作イネーブル発生部（記憶動作切替手段）

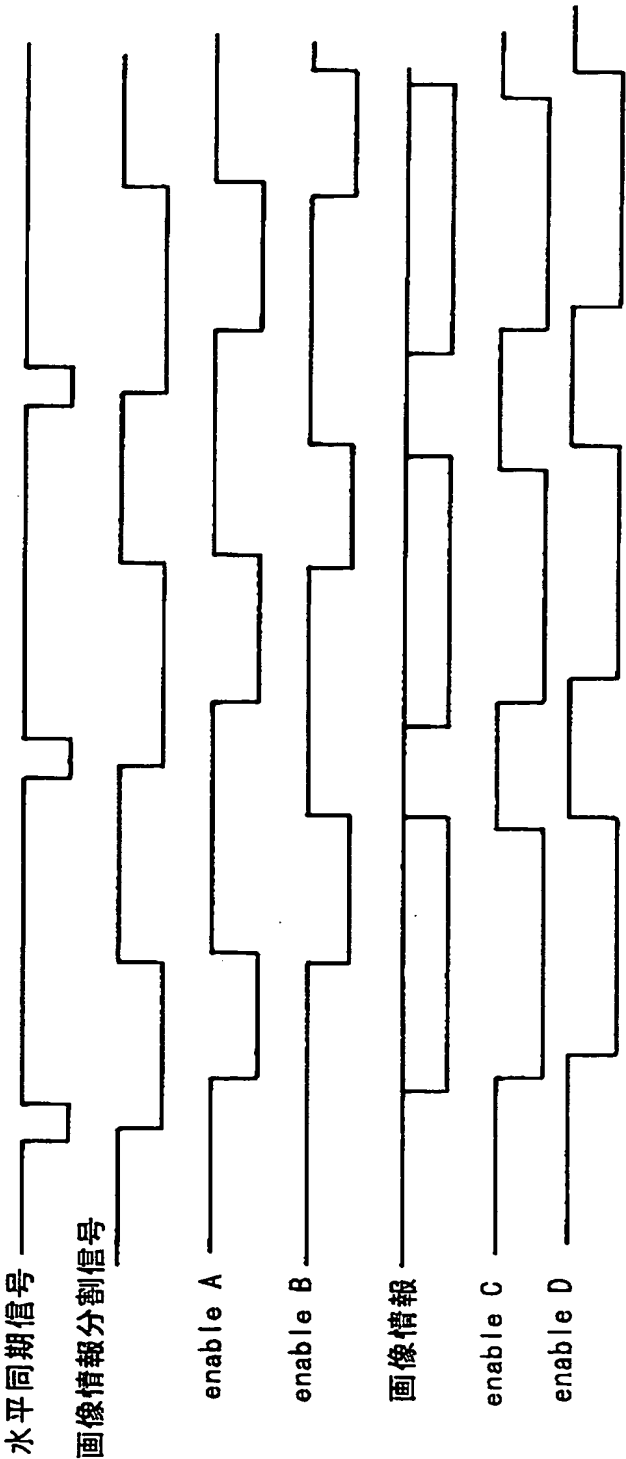
【書類名】 図面
【図 1】



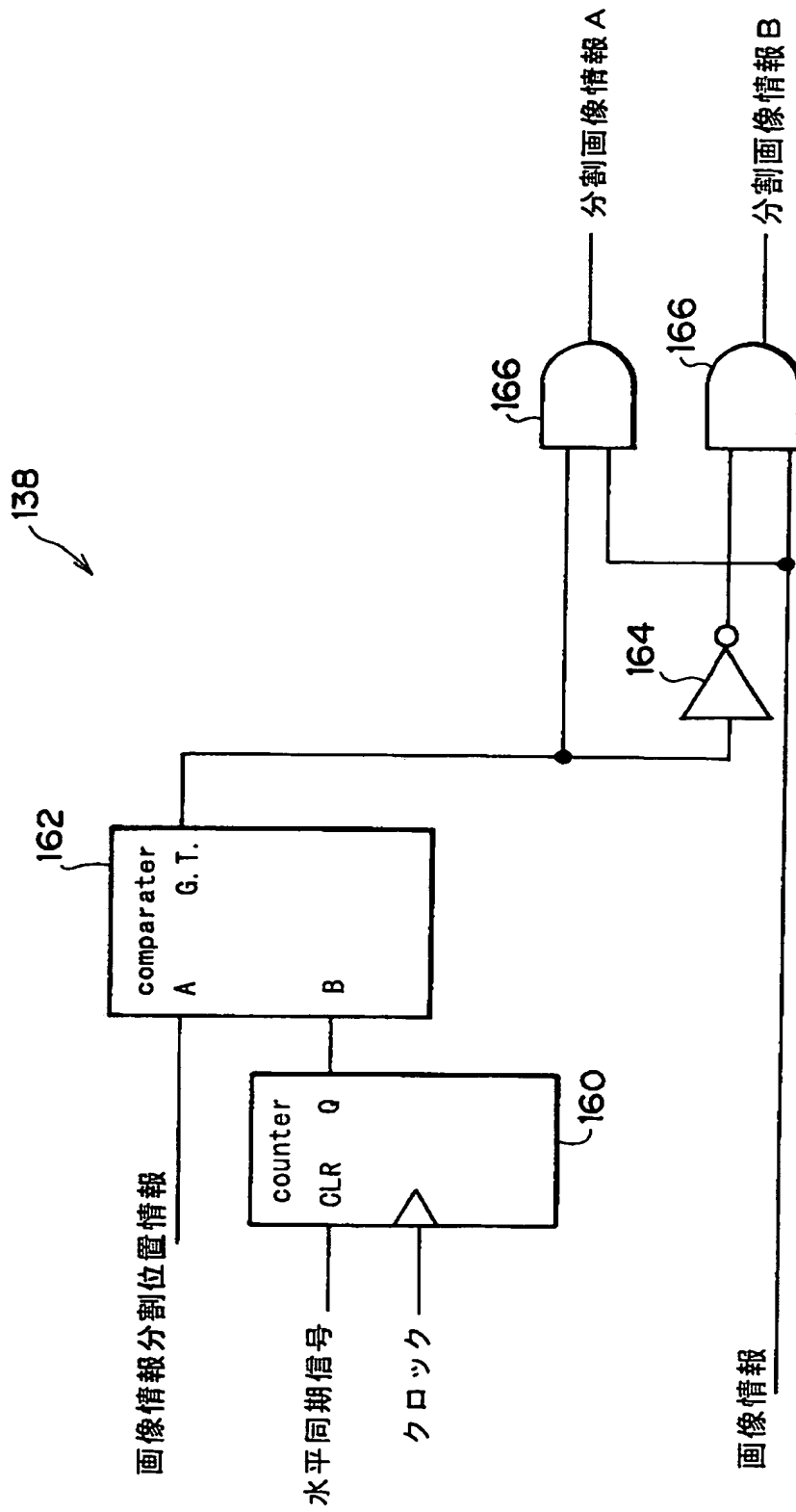
【図 2】



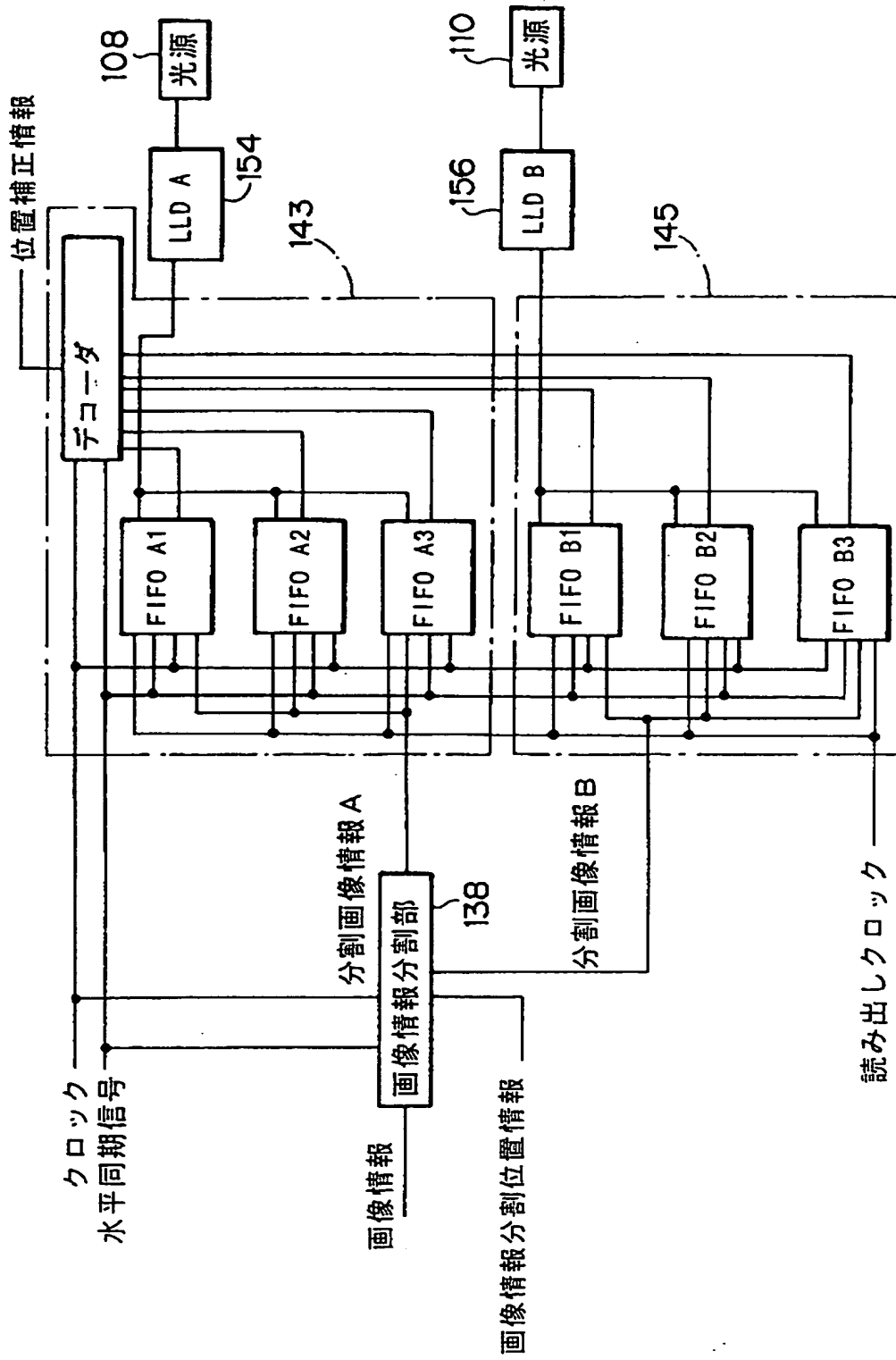
【图 3】



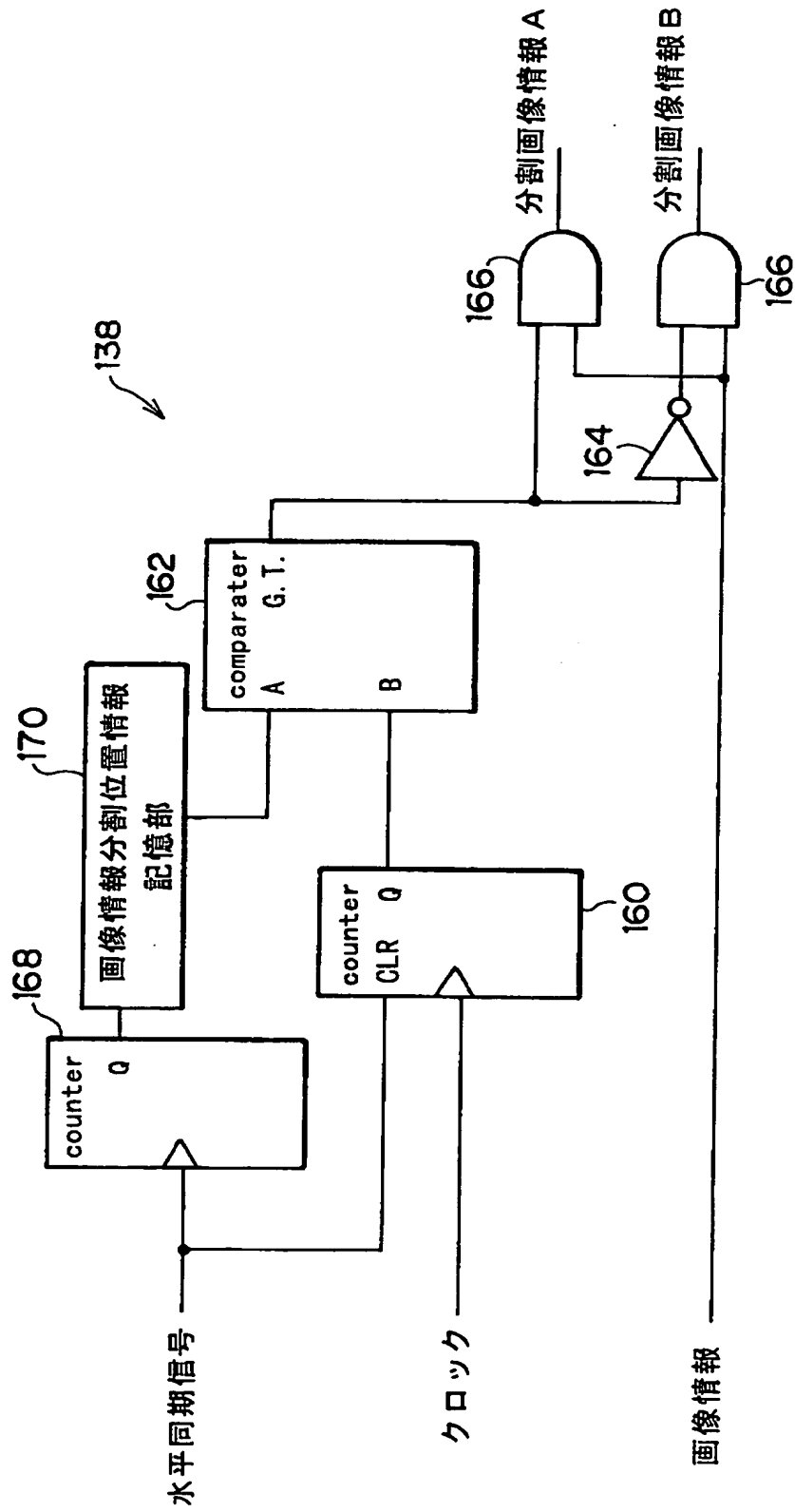
【図 4】



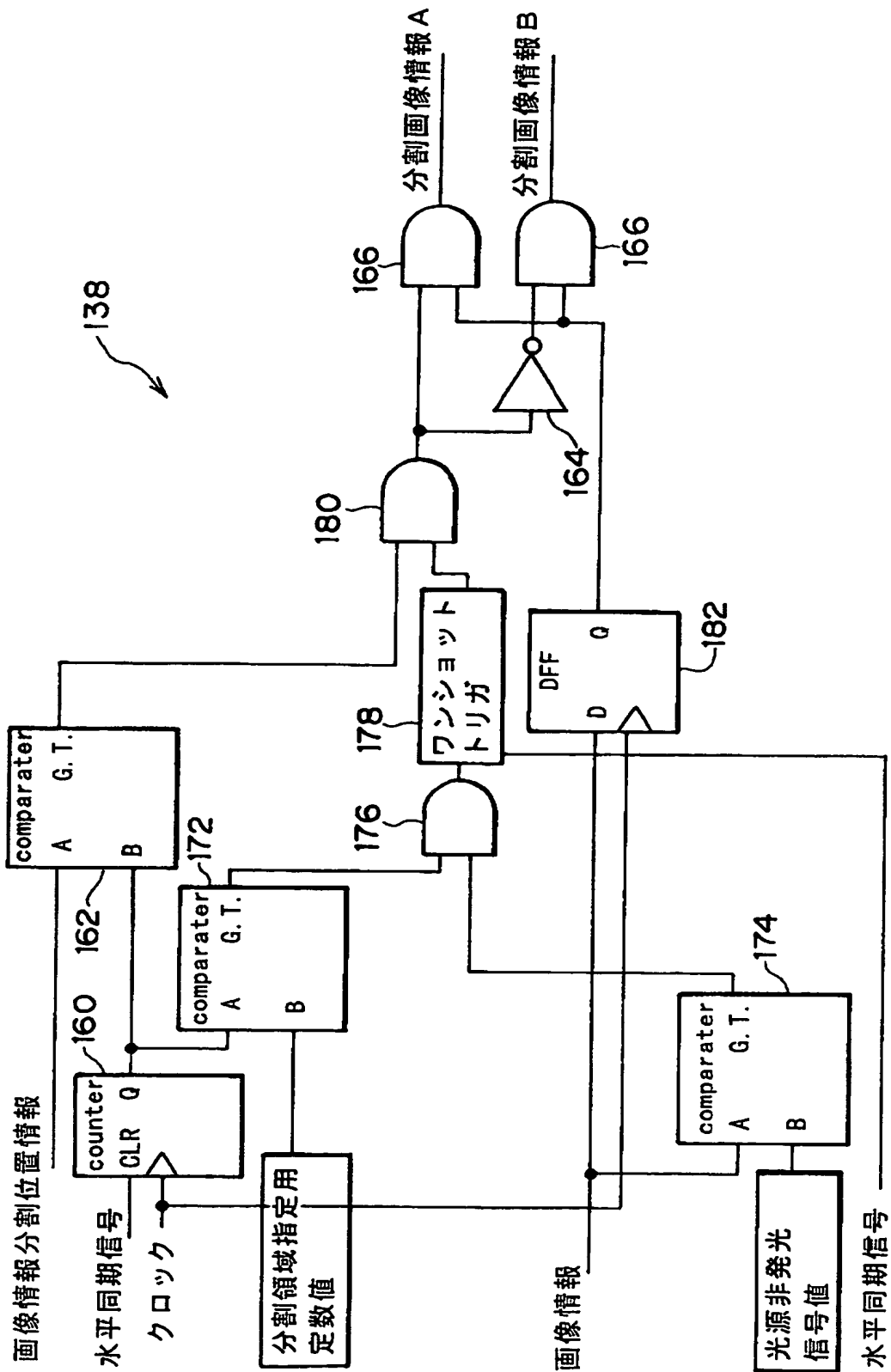
【図 5】



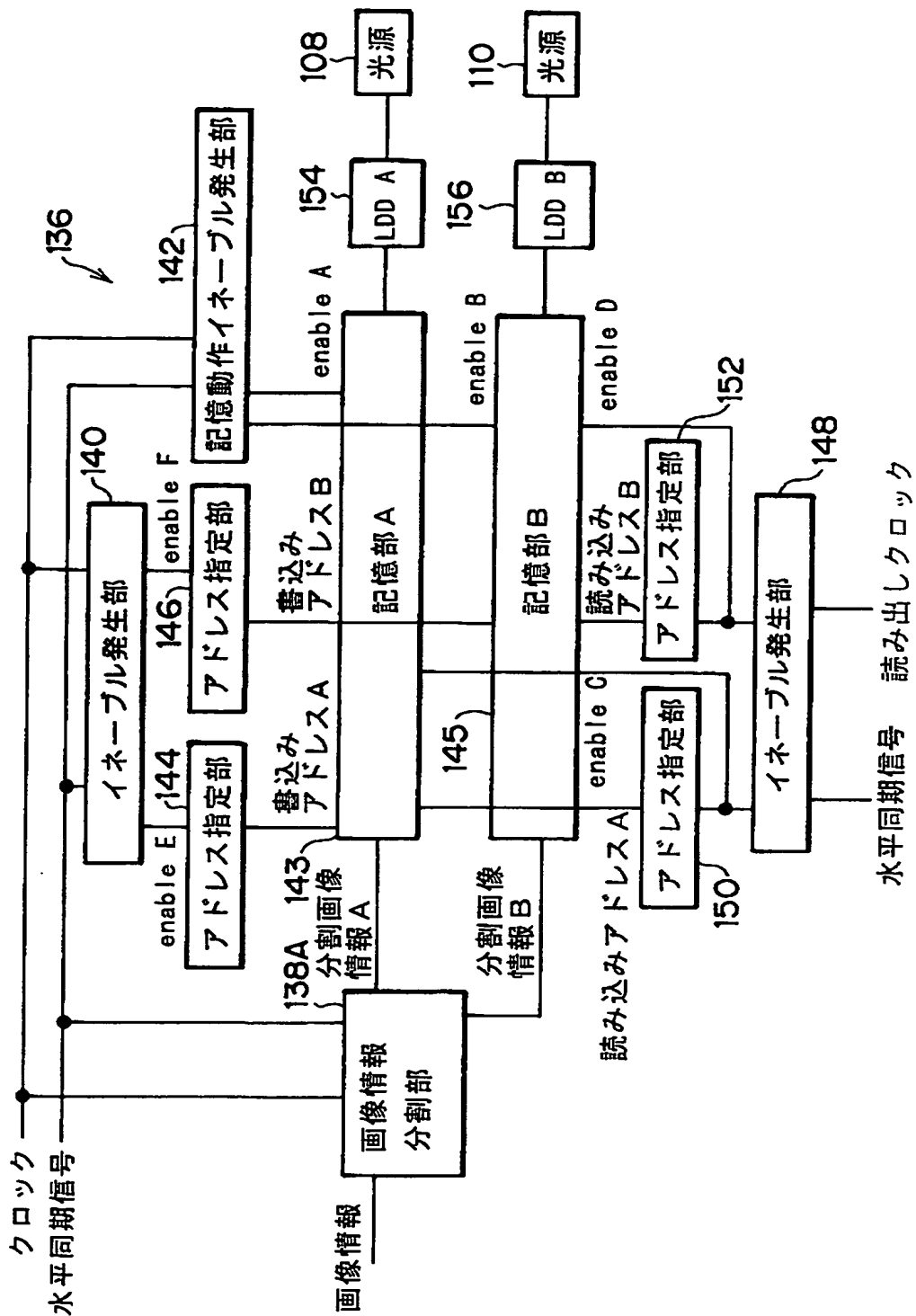
【図 6】



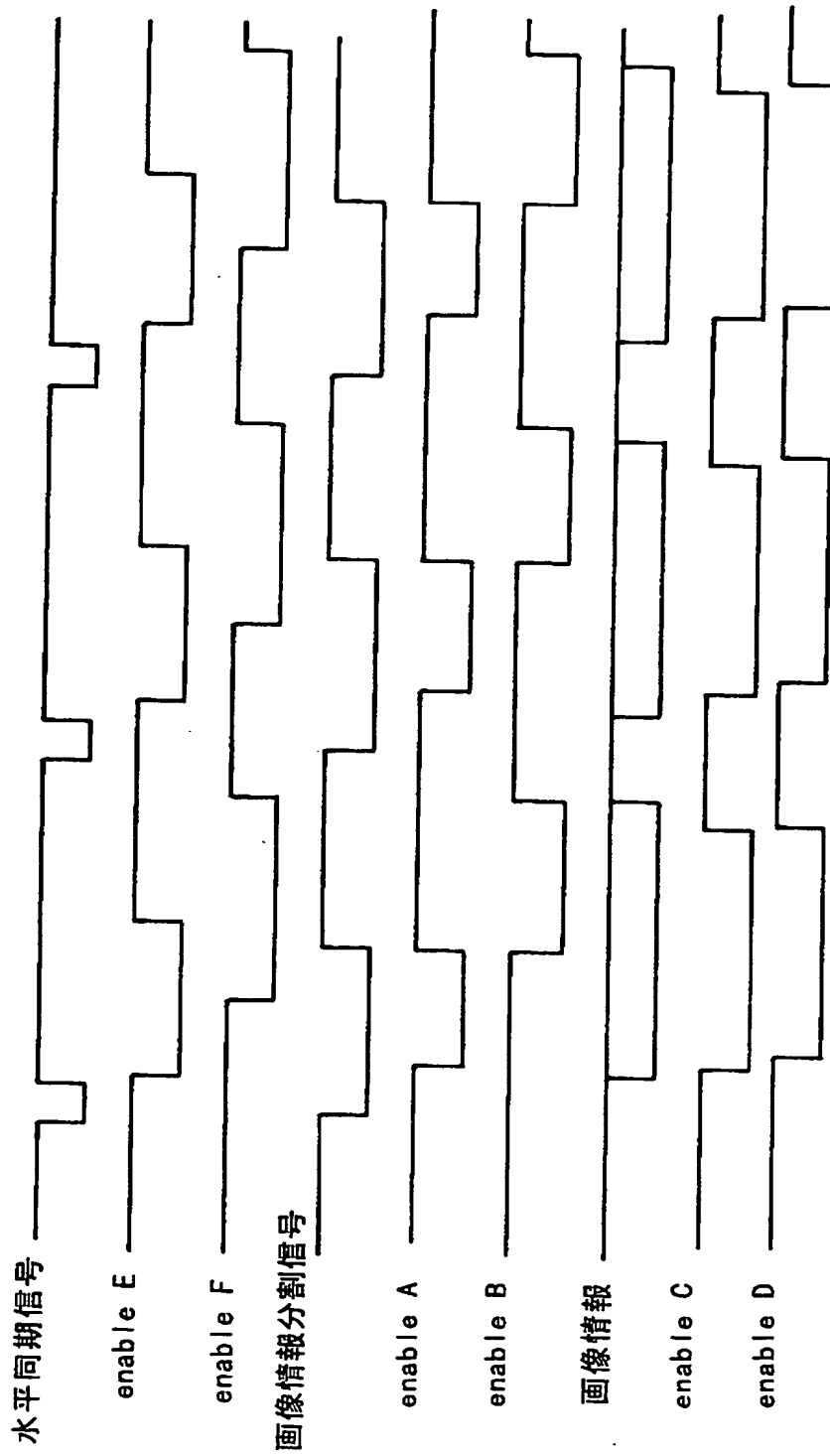
【図 7】



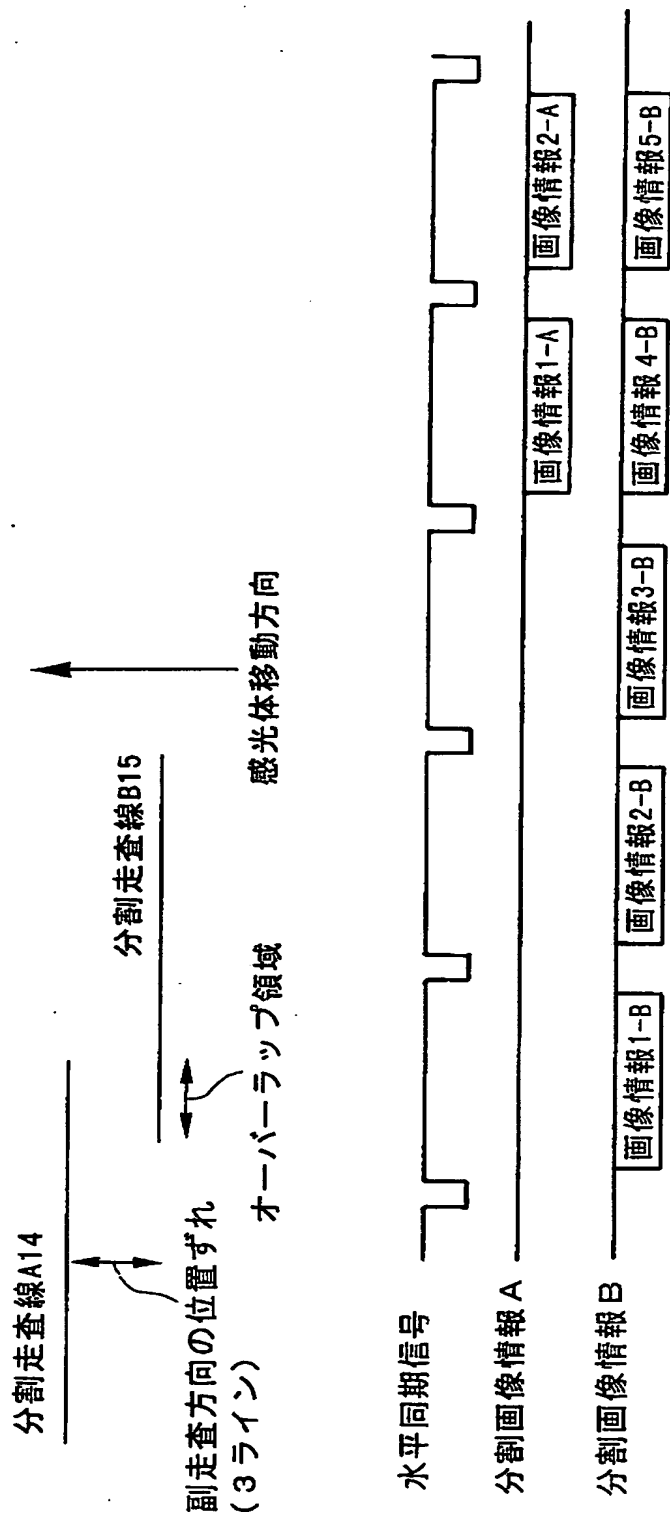
【図 8】



【図9】



【図 10】



【書類名】 要約書

【要約書】

【課題】 副走査方向の分割走査線の位置ずれ補正と画像情報分割位置の変更を容易な回路構成で実現する。

【解決手段】 記憶部 A と B とに分割画像情報 A 及び B を記憶するアドレスをアドレス指定部 144, 146 によって決定する場合に、オーバーラップ領域を設定しておき、画像情報分割位置情報に基づいて、分割位置を設定するようにした。このため画像情報が記憶されている記憶部以外の記憶部には光源 108 のオフ信号に相当するダミー信号が記憶される。ダミー信号はオーバーラップ領域で相手側に何ら影響を及ぼさず、分割位置を変更しても、書込アドレスをその都度変更する必要がない。

【選択図】 図 2

【書類名】 職権訂正データ
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】
【識別番号】 000005496
【住所又は居所】 東京都港区赤坂二丁目17番22号
【氏名又は名称】 富士ゼロックス株式会社
【代理人】 申請人
【識別番号】 100079049
【住所又は居所】 東京都新宿区新宿4丁目3番17号 HK新宿ビル
7階 太陽国際特許事務所
【氏名又は名称】 中島 淳
【選任した代理人】
【識別番号】 100084995
【住所又は居所】 東京都新宿区新宿4丁目3番17号 HK新宿ビル
7階 太陽国際特許事務所
【氏名又は名称】 加藤 和詳
【選任した代理人】
【識別番号】 100085279
【住所又は居所】 東京都新宿区新宿四丁目3番17号 HK新宿ビル
7階 太陽国際特許事務所
【氏名又は名称】 西元 勝一
【選任した代理人】
【識別番号】 100099025
【住所又は居所】 東京都新宿区新宿4丁目3番17号 HK新宿ビル
7階 太陽国際特許事務所
【氏名又は名称】 福田 浩志

出 願 人 履 歴 情 報

識別番号 [000005496]

1. 変更年月日 1996年 5月29日

[変更理由] 住所変更

住 所 東京都港区赤坂二丁目17番22号

氏 名 富士ゼロックス株式会社